



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02187788 A**(43) Date of publication of application: **23.07.90**

(51) Int. Cl.

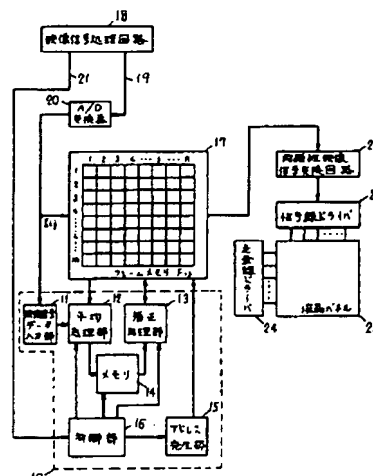
G09G 3/36
G02F 1/133
(21) Application number: **01007202**(22) Date of filing: **13.01.89**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor: **NAKAI SEIJI**
KUBOTA TADASHI**(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE****(57) Abstract:**

PURPOSE: To execute display with a good gradation characteristic should there be a fluctuation in voltage by providing an arithmetic unit, calculating the correction data of a data-voltage-brightness characteristic and correcting the decrease component of the brightness level.

CONSTITUTION: A video signal 19 outputted from a video processing circuit 18 is stored through an A/D converter 20 into a frame memory 17. A control section 16 of the arithmetic unit 10 receives a synchronizing clock signal 21 outputted by the circuit 18 and controls the unit 10. After all of the video signal input data I_{ij} are inputted into the memory 17, the average values M_1 to M_n of the video signal data F_{ij} on the memory 17 of an address generating part 15 are determined at each of row direction and are held in a memory 14. Further, the unit 10 calculates the correction data of the voltage-brightness characteristic possessing the input/output characteristics corresponding to the average values M_1 to M_n with respect to the data F_{ij} outputted successively by the memory 17. Since the brightness level is corrected by the correction data in

spite of the fluctuation in the voltage, the deterioration in the gradation characteristic is prevented.

COPYRIGHT: (C)1990,JPO&Japio



⑫ 公開特許公報(A)

平2-187788

⑤ Int. Cl. 5

G 09 G 3/36
G 02 F 1/133

識別記号

5 5 0

庁内整理番号

8621-5C
8708-2H

⑬ 公開 平成2年(1990)7月23日

審査請求 未請求 請求項の数 2 (全7頁)

⑭ 発明の名称 アクティブマトリクス型液晶表示装置

⑮ 特 願 平1-7202

⑯ 出 願 平1(1989)1月13日

⑰ 発 明 者 中 井 誠 治 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑱ 発 明 者 久 保 田 正 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑲ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ⑳ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1、発明の名称

アクティブマトリクス型液晶表示装置

2、特許請求の範囲

(1) 映像信号データの格納および入出力が可能なフレームメモリと、前記フレームメモリ上の映像信号データを列方向に平均したデータに対して、薄膜トランジスタを液晶セルのスイッチング素子として用いたアクティブマトリクス型液晶パネルのデータ電圧-輝度特性の補正データを算出し、前記補正データを用いて前記フレームメモリ上の映像信号データに対して演算を行ない、前記映像信号データを列方向に平均したデータの更新に用いる映像信号データの入れを行なう演算装置とを備えたことを特徴とするアクティブマトリクス型液晶表示装置。

(2) 映像信号データを列方向に平均したデータはメモリ上に保持されており、次フレームの映像信号データが画素単位で入力されるごとに画素位置に対応する列方向の平均データが算出され、

メモリ上のデータが更新されることを特徴とする請求項(1)記載のアクティブマトリクス型液晶表示装置。

3、発明の詳細な説明

産業上の利用分野

本発明は、液晶表示素子、特に薄膜トランジスタ(Thin Film Transistor: 以下、TFTと略する)を用いたアクティブマトリクス型液晶表示素子を用いたアクティブマトリクス型液晶表示装置に関するものである。

従来の技術

近年、アクティブマトリクス型液晶表示装置はテレビジョン表示、グラフィックス表示などに適した新たな表示装置として注目されている。

以下図面を参照しながら、上述した従来のアクティブマトリクス型液晶表示装置の一例について説明する。

第3図は、従来のアクティブマトリクス型液晶表示装置の構成図、第4図は、第3図における動作波形図である。第3図において、35は液晶パ

ネル、33は液晶パネルを駆動する信号線ドライバ、34は液晶パネルを駆動する走査線ドライバである。液晶パネル35において、41、43、51、53はTFTで、信号線ドライバ33の出力となる信号電極36と走査線ドライバ34の出力となる走査電極37が交差する位置に接続されている。42、44、52、54は液晶素子で、TFT41、43、51、53と共通電極38の間に接続されている。

映像信号処理回路31から出力された映像信号は、両極性映像信号変換回路32で変換され、信号線ドライバ33に入力される。ここで、走査線ドライバ34から、第4図(a)、(b)に示す走査信号電圧 V_{c1} 、 V_{c11} がそれぞれTFT41、TFT43、……およびTFT51、TFT53、……のゲートに順次印加されるとともに、信号線ドライバ33から第4図(c)に示すデータ電圧 V_{d1} がTFT41、TFT51、……に印加される。例えば、走査信号電圧 V_{c1} によって選択されたTFT41がオン状態になったときに、そのTFTに接続さ

れた液晶素子42にデータ電圧 V_{d1} に対応する液晶素子電圧 V_{i1} が第4図(d)に示すごとく印加され、液晶素子42が駆動される(例えば「テレビジョン学会誌」Vol.42, No.1, p.12(1988))。

発明が解決しようとする課題

しかしながら上記のような構成では、TFTのオフ時のデータ電圧のレベルにより、液晶素子と信号電極の間に流れるリーク電流が異なるため、液晶素子電圧が変動する。

例えば、ある画素として液晶素子42に注目し、これに中間調表示を行ない、それ以外の液晶素子には白レベル表示を行なうことを考える。このとき第4図(c)に示すデータ電圧 V_{d1} がTFT41に印加されている。第4図(d)に示すようにTFTオン時の液晶素子電圧 V_{i1} に対しては、TFTオフ時のデータ電圧 V_{d1} が白レベルのためにリーク電流がほとんど流れず、次のTFTオンまでに ΔV_{ϕ} の電圧変動しか発生しない。この場合の液晶パネルのデータ電圧-輝度特性は、第5図(a)に示すようなものとする。

3

4

これとは逆に、液晶素子42に中間調表示を行ない、それ以外の液晶素子には黒レベル表示を行なうことを考える。このとき第4図(e)に示すデータ電圧 V_{d1} がTFT41に印加されている。第4図(f)に示すようにTFTオン時の液晶素子電圧 V_{i1} に対しては、TFTオフ時のデータ電圧 V_{d1} が黒レベルのためにリーク電流が大きくなることから、次のTFTオンまでに ΔV_{ϕ} の電圧変動($\Delta V_{\phi} > \Delta V_{\psi}$)が発生する。この場合の液晶パネルのデータ電圧-輝度特性は、第5図(b)に示すようになる。第5図(a)の特性と比べて、印加したデータ電圧に応じた輝度レベルが低下するといった現象が現れる。

以上のことから、従来の構成では、液晶素子の中間調表示領域での階調性が劣化するという問題点を有していた。

本発明は上記課題に鑑み、信号電極と液晶素子の間のリーク電流による液晶素子の電圧変動から発生する中間調表示領域での階調性の劣化を防ぐために、液晶パネルのデータ電圧-輝度特性の補

正を行なうことにより、第4図(c)、(e)に示すどちらのデータ電圧 V_{d1} が印加されても液晶素子電圧 V_{i1} が第4図(f)に示すような電圧変動の少ない、階調性の優れた表示が可能なアクティブマトリクス型液晶表示装置を提供するものである。

課題を解決するための手段

上記課題を解決するために本発明のアクティブマトリクス型液晶表示装置は、映像信号データの格納および入出力が可能なフレームメモリと、フレームメモリ上の映像信号データを列方向に平均したデータに対して、薄膜トランジスタを液晶セルのスイッチング素子として用いたアクティブマトリクス型液晶パネルのデータ電圧-輝度特性の補正データを算出し、その補正データを用いてフレームメモリ上の映像信号データに対して演算を行ない、前記映像信号データを列方向に平均したデータの更新に用いる映像信号データの入力を行なう演算装置とを備え、また、映像信号データを列方向に平均したデータは、メモリ上に保持されており、次フレームの映像信号データが画素単位

で入力されるごとに、画素位置に対応する列方向の平均データが算出され、メモリ上のデータが更新されるように構成している。

作用

本発明は上記した構成によって、まずフレームメモリ上の映像信号データを列方向に平均した結果を得る。これは、メモリ上に保持される。

次に、この平均結果に対して、TFTのオフ時のデータ電圧のレベルにより信号電極と液晶素子の間のリーク電流が変動し、液晶素子の電圧が変動することによる輝度レベルの低下分を補正するための、液晶パネルのデータ電圧-輝度特性の補正データを算出する。

さらに、この補正データを用いた補正をフレームメモリ上の映像信号データに対して行ない、この補正された映像信号データはフレームメモリから液晶パネルに出力される。

このとき、出力された映像信号データのフレームメモリ上の位置には次フレームの映像信号データが入力されるため、この位置に対応する列方向

の平均データが算出され、メモリ上のデータが更新される。

以上の結果、映像信号データの列方向のレベル分布による液晶パネルの輝度レベルの低下分を補正した映像信号データが液晶パネルに入力されるため、データ電圧-輝度特性がリニアリティを保つようになり、中間調表示領域での階調性の劣化を防ぐことができる。

実施例

以下、本発明の一実施例のアクティブマトリクス型液晶表示装置について、図面を参照しながら説明する。第1図は、本発明の実施例におけるアクティブマトリクス型液晶表示装置の構成図である。第1図において、10は演算装置、17はフレームメモリである。

映像信号処理回路18から出力された映像信号19は、A/D変換器20を通りフレームメモリ17に格納される。

演算装置10は、映像信号データ入力部11、平均処理部12、補正処理部13、メモリ14、

7

アドレス発生部15、制御部16で構成される。演算装置10において、制御部16は映像信号処理回路18から出力された同期、クロック信号21を受け、演算装置10全体の制御を行なう。アドレス発生部15は、フレームメモリ上の映像信号データのリード/ライトを行なうためのアドレスを発生する。

平均処理部12では、フレームメモリ17に映像信号入力データ i, j ($i = 1 \sim m, j = 1 \sim n$) すべてが入力されたのち、アドレス発生部15からのフレームメモリ上の映像信号データ F_{ij} ($i = 1 \sim m, j = 1 \sim n$) を列方向 $j = 1, 2, \dots, n$ ごとにリードするアドレスによってデータをリードし、平均値 $M1, M2, \dots, Mn$ を求める。各列ごとの平均結果は、メモリ14に保持されている。

平均結果が求められたのち、フレームメモリ上の映像信号データ F_{ij} ($i = 1 \sim m, j = 1 \sim n$) に対する補正処理は、以下のように行なわれる。

補正処理部13では、フレームメモリ18から

$F_{11}, F_{12}, \dots, F_{1n}, F_{21}, F_{22}, \dots, F_{2n}, \dots, F_{m1}, F_{m2}, \dots, F_{mn}$ の順に出力される映像信号データそれぞれに対して、先の平均結果に対応する第2図に示すような入出力特性をもつようなデータ電圧-輝度特性の補正データを算出したのち、この補正データを用いて補正処理が行なわれる。

補正データの算出に際しては、平均結果が注目画素の映像信号データの値より小さな値になれば、輝度レベルの低下が起りやすくなることから補正量を増加するような補正データを算出し、逆に平均結果が注目画素の映像信号データの値より大きな値になれば、輝度レベルの低下が起りにくくなることから補正量を減少するような補正データを算出するようになっている。

例えば、フレームメモリ上の第 j 列の映像信号データ F_{ij} に注目したとき、まずアドレス発生部15から、フレームメモリ上の映像信号データ F_{ij} に対するアドレスが出力され、データがリードされる。この映像信号データ F_{ij} に対する補正

8

演算は、メモリ 14 に格納されている第 j 列の平均値 $M(j)$ に対応して算出された補正データを用いて行なわれる。さらに、補正された映像信号データ F_{ij} は、フレームメモリ 17 に再びライトされたのちフレームメモリ 17 から出力され、両極性映像信号変換回路 22 を通り信号線ドライバ 23 に出力され、液晶パネル 25 を駆動することになる。

補正された映像信号データ F_{ij} が出力されたのちには、次フレームの映像信号入力データ I_{ij} が新たにフレームメモリ上に入力される。このとき同じ映像信号入力データ I_{ij} が映像信号データ入力部 11 に入力される。平均処理部 12 では、メモリ 14 に格納されている第 j 列の平均値 $M(j)$ に対して、現フレームの補正処理前の映像信号データ F_{ij} と映像信号データ入力部 11 に入力された映像信号入力データ I_{ij} から $(M(j) \times m - F_{ij} + I_{ij}) / m$ に相当する演算を行ない、平均値 $M(j)$ をこのデータに更新する。以降このようにして平均処理が行なわれ、同様の処理が続けられること

1 1

の格納および入出力が可能なフレームメモリと、フレームメモリ上の映像信号データを列方向に平均したデータに対して、薄膜トランジスタを液晶セルのスイッチング素子として用いたアクティブマトリクス型液晶パネルのデータ電圧-輝度特性の補正データを算出し、その補正データを用いてフレームメモリ上の映像信号データに対して演算を行ない、前記映像信号データを列方向に平均したデータの更新に用いる映像信号データの投入を行なう演算装置とを備え、また、映像信号データを列方向に平均したデータは、メモリ上に保持されており、次フレームの映像信号データが画素単位で入力されるごとに、画素位置に対応する列方向の平均データが算出され、メモリ上のデータが更新される構成を備えたことにより、TFT のオフ時のデータ電圧のレベルにより信号電極と液晶素子の間のリーク電流が変動し、液晶素子の電圧が変動することによる輝度レベルの低下分を補正した映像信号データが、液晶パネルに入力されるため、データ電圧-輝度特性がリニアリティをも

1 3

になる。

以上のように本実施例によれば、映像信号データの格納および入出力が可能なフレームメモリと、フレームメモリ上の映像信号データに対して補正演算を行なうために映像信号データ入力部、平均処理部、補正処理部、メモリ、アドレス発生部、制御部で構成された演算装置とを備え、また、映像信号データを列方向に平均したデータはメモリ上に保持されており、次フレームの映像信号データが画素単位で入力されるごとに画素位置に対応する列方向の平均データが算出され、メモリ上のデータが更新される構成を備えたことにより、映像信号データの列方向のレベル分布による液晶パネルの輝度レベルの低下分を補正した映像信号データが、液晶パネルに入力されるため、データ電圧-輝度特性がリニアリティを保つようになり、中間調表示領域での階調性の劣化を防ぐことができる。

発明の効果

以上のように本発明によれば、映像信号データ

1 2

つようになり、中間調表示領域での階調性の劣化を防ぐことができる。

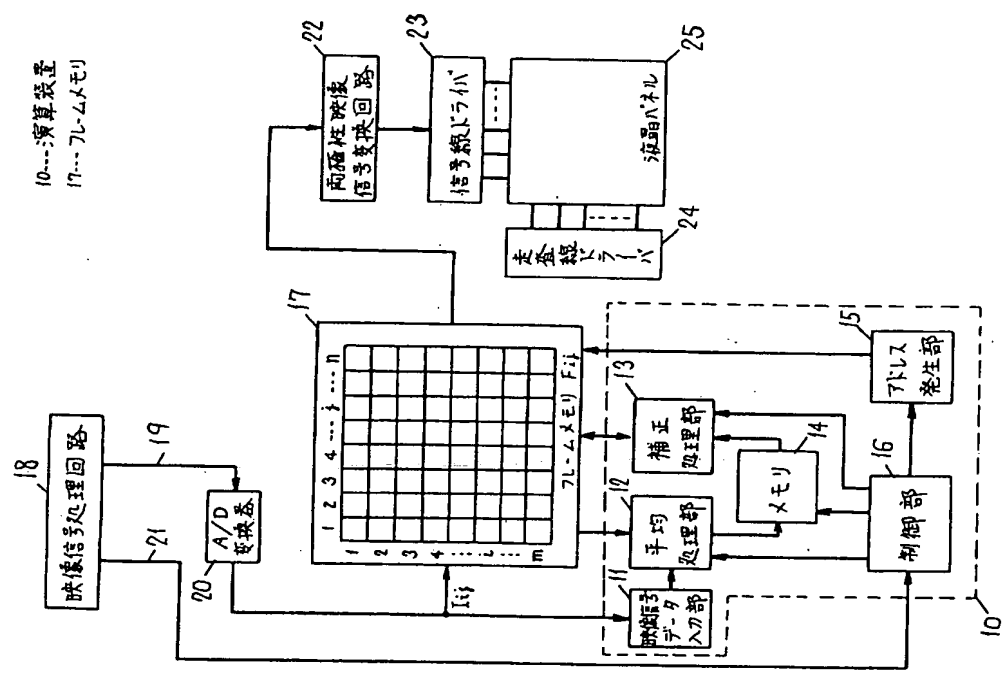
4、図面の簡単な説明

第 1 図は本発明の一実施例におけるアクティブマトリクス型液晶表示装置の構成図、第 2 図は第 1 図の補正処理部で算出された補正データのデータ電圧-輝度特性図、第 3 図は従来のアクティブマトリクス型液晶表示装置の構成図、第 4 図は第 3 図に示す従来のアクティブマトリクス型液晶表示装置の動作波形図、第 5 図は第 3 図に示す従来のアクティブマトリクス型液晶表示装置におけるデータ電圧-輝度特性図である。

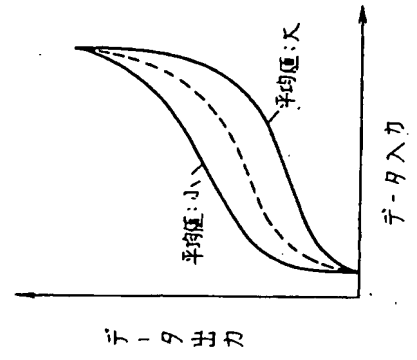
10 ……演算装置、11 ……映像信号データ入力部、12 ……平均処理部、13 ……補正処理部、14 ……メモリ、15 ……アドレス発生部、16 ……制御部、17 ……フレームメモリ。

代理人の氏名 弁理士 栗野重孝 ほか 1 名

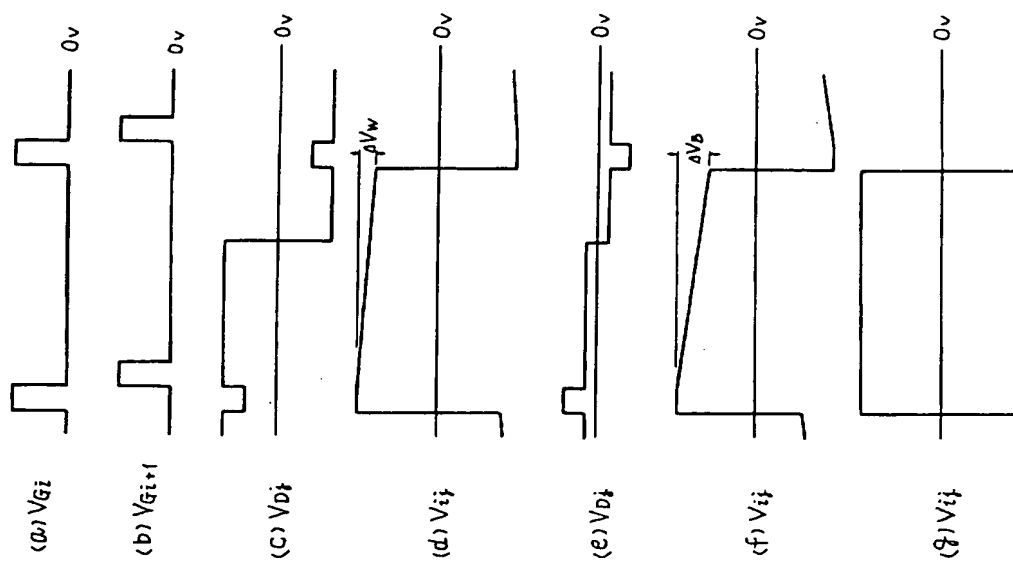
第 1 図



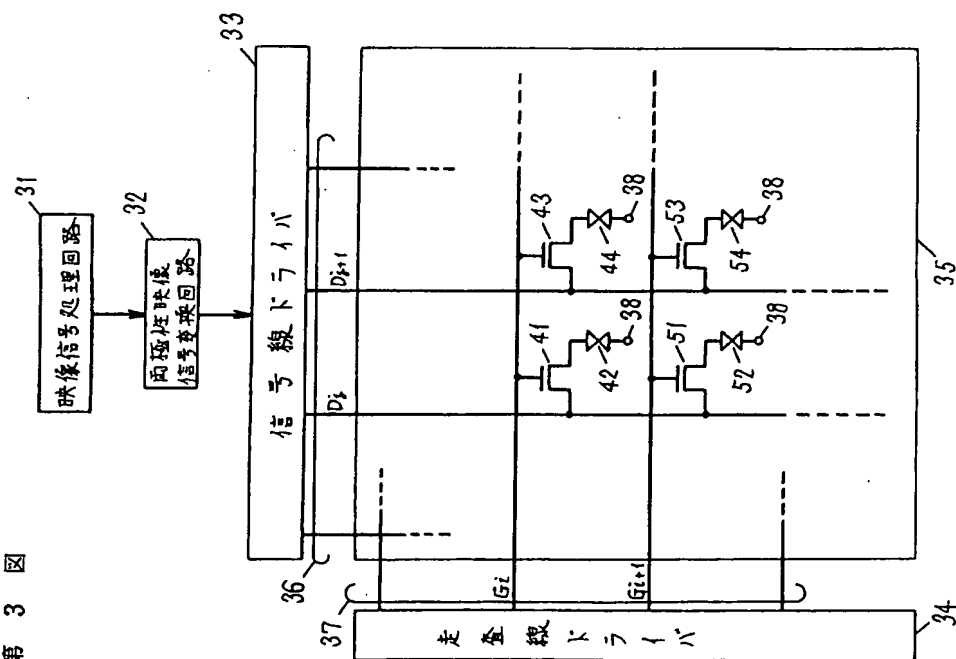
第 2 図



第 4 章



☒ 3 無



第 5 図

